

研 究 課 題 名
シリサイド半導体による Si 系薄膜結晶太陽電池

研究代表者名
筑波大学・数理物質科学研究科・末益崇

研究分担者名
東北大学・金属材料研究所・宇佐美徳隆

1. はじめに

半導体 BaSi_2 は、バンドギャップが約 1.3eV と Si より大きく、光吸収係数が 1.5eV で結晶 Si の 100 倍とカルコパイライト半導体に匹敵するほど極めて大きく、Si(111)基板に a 軸配向で格子整合してエピタキシャル成長が可能である。さらに、不純物ドーピングにより伝導型およびキャリア密度の制御が可能という太陽電池材料として優れた特徴を有する。申請者は、 SiO_2 基板上に、 $\langle 111 \rangle$ 配向した単結晶ライクな高品質 Si 薄膜多結晶（膜厚約 0.1 μm ）を成長する技術を利用して、さらに、新材料である BaSi_2 の高品質薄膜多結晶（膜厚約 1 μm ）の pn 接合を $\langle 111 \rangle$ -Si/ SiO_2 基板にエピタキシャル成長することで、高効率な薄膜結晶太陽電池を実現することを目指している。本研究では、結晶物理学および太陽電池の分野において長年の経験と知識、さらに研究設備を有する宇佐美徳隆氏と共同研究を行うことで、上記の研究を強力に推進し、目標を達成することを目的とする。

2. 研究経過

これまでの研究で、Al 誘起層交換成長法(Aluminum-Induced-Crystallization; AIC 法)を基本成長技術として、 SiO_2 (石英)基板上に Si 多結晶膜を成長し、表面積の 9 割以上で $\langle 111 \rangle$ 配向した Si 多結晶膜の形成に成功している。しかし、なぜ $\langle 111 \rangle$ 配向になるのか必ずしも明らかになっていなかった。本年度は、石英上に形成した AIC-Si 膜の結晶軸の配向性を制御するための実験を行った。

3. 研究成果

AIC 法では、形成された Si 層(AIC-Si)の(111)面が基板に平行に配向することが良く知られているが、このメカニズムは十分に理解されていなかった。そこで、アニール前の積層構造形成の段階で、Al/a-Si 界面に非晶質 SiO_2 層を挟んだ Al/ SiO_2 /a-Si 構造を形成し、 SiO_2 膜厚を変えたときに、AIC-Si の結晶軸配向性がどのように変化するか調べた。その結果、 SiO_2 膜厚が 2nm から 10nm へと次第に厚くなるに従い、AIC-Si の配向面が(100)配向から(111)配向に変化することを見出した。さらに、AIC-Si 成長中の in-situ モニタリングを利用して、 SiO_2 膜厚が大きいほど、結晶核が形成するまでの時間が長いこと、さらに、結晶核生成後の横方向の成長速度が遅いことが分かった。このような、 SiO_2 膜厚による AIC-Si 膜の配向軸の変化を、Si 初期結晶核の形成機構にまでさかのぼり、説明することに成功した。さらに、ガラス基板表面の凹凸の影響や、基板表面に結晶性のキャップ層が有るか否かにより、AIC-Si 層の配向性がどのように変わるのかについても調べた。その結果、基板表面の凹凸が大きいほど、(111)配向が得られやすいことが分かった。さらに、アモルファスの石英基板表面に、AZO や ITO の結晶性の導電膜を堆積した基板を用いた場合には、(100)配向の AIC-Si になること、アモルファスの SiO_2 膜や TiN 膜を堆積した場合には、(111)配向の AIC-Si 膜が形成されることを見出した。このように、AIC-Si の結晶軸配向性が様々な成長条件で変わることが分かった。

4. ま と め

AIC-Si の結晶軸配向性に影響を与えるパラメータとして、Al/a-Si 界面の非晶質層の厚さ、基板表面の荒れ具合、さらに、基板表面がアモルファスであるか結晶質であるか、このような種々の条件が影響を与えることが判明した。今後さらに実験を重ねることで、(111)または(100)のどちらかの配向面を制御して、AIC-Si 膜を形成できると考えている。

先端的電子顕微鏡技術による低次元ナノ構造体の極微構造解析

研究代表者名

大阪大学・産業科学研究所・石 丸 学

研究分担者名

東北大学・金属材料研究所・佐 藤 和 久、今 野 豊 彦

1. はじめに

多くの結晶材料は点欠陥、線欠陥、面欠陥等を含んでおり、材料特性はそれらの欠陥に強く影響されることが知られている。エネルギービーム技術は、エネルギーや照射量を変化させることにより、材料の所望の位置にナノ構造体を形成することが可能である。本研究ではウルツ鉱型構造を有する GaN に高エネルギーイオン照射を施し、欠陥を制御することにより新たなナノ構造体を作製したので、その結果について報告する。

2. 研究経過

[0001]方位を有するサファイヤ基板上にエピタキシャル成長させた GaN 薄膜に、次の条件で Au イオンを照射した。(1)エネルギー2MeV、照射量 $7.35 \times 10^{15} \text{cm}^{-2}$ 、温度 200K (低温照射試料)、(2)2.5MeV、 $5 \times 10^{15} \text{cm}^{-2}$ 、620K (高温照射試料)。低温および高温イオン照射は、それぞれバシフィックノースウエスト国立研究所およびロスアラモス国立研究所にて行った。

3. 研究成果

図1は、(a)低温および(b)高温照射試料の損傷領域から得られた高分解能像である。電子線の入射方向は[11-20]である。高分解能像ではウルツ鉱型構造による原子配列に加えて、イオン照射により導入された面欠陥が、(0001)面に対して平行な線状のコントラストとして観察された。この欠陥の拡大図を、図1(a)に示す。欠陥を境に上下の原子配列は $1/3[1-100]$ だけ変位しており、ウルツ鉱型構造の積層欠陥の変位ベクトルと一致している。損傷領域には矢印で示した所に窒素バブルによる斑状のコントラストが存在する。この結果を基に、積層欠陥は Ga 面から成ると類推される。

高分解能像において積層欠陥は周期的に配列し、その周期は低温照射試料(a)よりも高温照射試料(b)の方が長くなっているように見える。積層欠陥の周期配列の有無を客観的に調べるため、電子回折実験を行った結果を図1(c)および(d)に示す。ウルツ鉱型構造によるブラッグ反射に加えて、[0001]方向に沿って積層欠陥によるストリークが観察される。ここで、001 および 003 反射は 0001 方向に分裂しており、積層欠陥が周期配列していることを示している。その分裂幅は図1(c)よりも図1(d)の方が狭くなっている。分裂間隔から求めた低温および高温照射試料の変調周期は、それぞれ 4.8 および 7.9nm である。高温照射試料では照射時に回復が起こり欠陥濃度は小さくなるため、積層欠陥周期が大きくなることは合理的である。欠陥濃度は熱処理によっても制御することが出来る。実際、高温照射試料に熱処理を施したところ、変調周期が大きくなることが確認された。

4. ま と め

イオン照射 GaN の構造を透過電子顕微鏡により調べたところ、積層欠陥の規則配列化が確認された。照射条件および熱処理により周期配列した積層欠陥の変調周期を制御できることが明らかとなった。

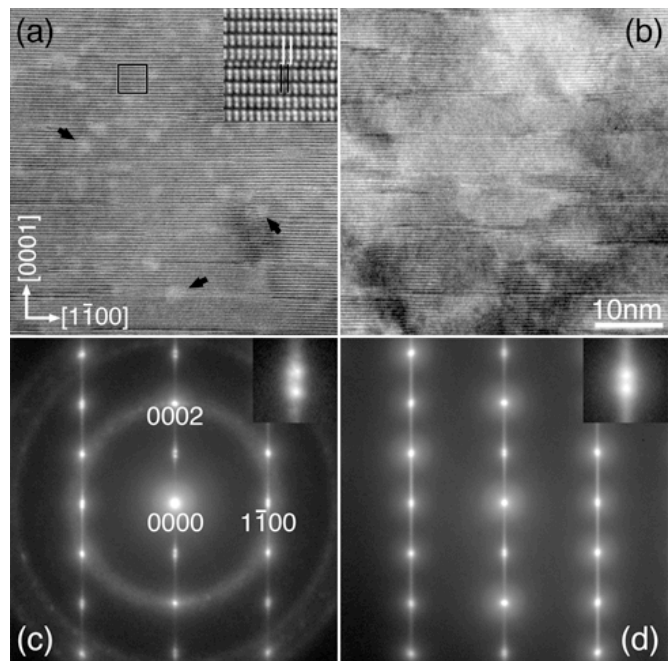


図1.(a,c) 低温および(b,d)高温照射試料の損傷領域から得られた高分解能像と電子回折図形。

研 究 課 題 名

窒素原子層ドーピング GaAs からの単一光子発生に関する研究

研究代表者名

埼玉大学・理工学研究科・矢口裕之

研究分担者名

埼玉大学・理工学研究科・高宮健吾

1. はじめに

量子暗号や量子コンピュータなどの量子情報技術において単一光子発生源の実現は重要な課題の一つである。これまでに、その実現に向けて、半導体量子ドット構造の利用やダイヤモンド中の窒素-空孔による発光中心の利用などのアプローチが試みられている。このようなアプローチに対して、我々は、半導体中に局所的にドーピングした窒素原子対による発光が、波長再現性が良く、完全なランダム偏光性を示すという優位性を持つことから、これを単一光子発生に利用することを目的として研究を行なっている。

本共同利用では、フーリエ変換赤外分光を用いて、赤外領域の分光反射率スペクトルを測定することによって、単一光子発生にとっての妨げとなる半導体中の残留キャリア濃度を非破壊的に評価し、試料の作製条件にフィードバックさせることやバックグラウンド発光との関連を明らかにすることを目的とした。

2. 研究経過

本研究では、分子線エピタキシーあるいは有機金属気相エピタキシーを用いて、窒素原子層ドーピング GaAs を作製し、これを評価した。作製した試料について、残留キャリア濃度を非破壊的に評価するために、本共同利用によって、フーリエ変換赤外分光を用いて、赤外領域の分光反射率スペクトルを測定した。反射率スペクトルに含まれる、自由キャリアによるプラズマ端の構造を、フォノンポラリトンプラズモン結合モードを考慮して解析し、残留キャリア濃度およびダンピング係数を求めた。これらの結果を試料作製条件に反映させた。また、フーリエ変換赤外分光測定を行なった試料からの発光測定を行い、2つの結果を対照することで、バックグラウンド発光の影響について検討した。

3. 研究成果

測定結果の例として、図 1 (a)に GaAs 基板から得られた赤外領域の分光反射率スペクトルを示す。キャリア濃度が高いことを反映して低波数側から自由キャリア吸収の影響が現れ、とくに LO フォノンの高波数側近傍において反射率そくが極小となる領域が消失している。

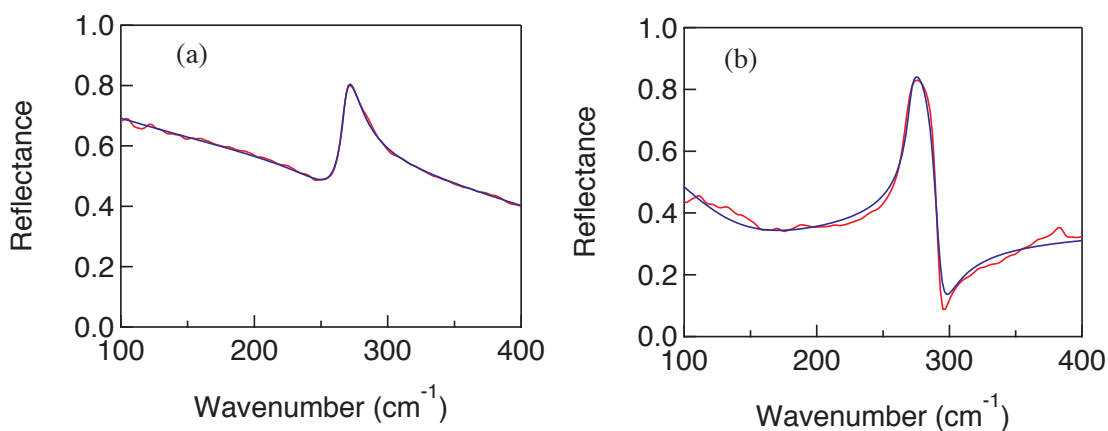


図 1 (a) GaAs 基板の分光反射率スペクトル (b) 窒素原子層ドーピング GaAs の分光反射率スペクトル

図 1(b)には窒素原子層ドーピング GaAs から得られた赤外領域の分光反射率スペクトルを示す。基板から得られた反射率スペクトルとは大きく異なり、残留キャリア濃度の低いことを反映して、自由キャリア吸収の影響が減少し、LO フォノンの高波数側近傍に反射率が極小となる領域が明瞭に見られる。解析の結果からフォノンのダンピング係数も基板の場合と比べて小さく、結晶性もよいことがわかった。以上のことから、この試料においては、窒素原子層ドーピングが残留キャリア濃度や GaAs の結晶性に悪影響を及ぼしていないことが確認された。これ以外の条件で作製した試料に対しても同様の測定および解析を行い、試料の作製条件へのフィードバックを行なった。

図 2 に、顕微フォトルミネッセンスを用いて測定した、窒素原子層ドーピング GaAs 中の窒素原子対によって形成された単一等電子トラップ(Z_2 [1])からのフォトルミネッセンススペクトルを示す。1.444 eV のエネルギー位置に、等電子トラップに特徴的な鋭い発光が得られた。また、この等電子トラップによる発光以外のバックグラウンド発光はほとんど見られなかった。この試料については、フーリエ変換赤外分光を用いて測定した分光反射率スペクトルからも残留キャリア濃度は低く、フォノンのダンピング係数も小さいことが確かめられており、バックグラウンド発光がほとんど見られなかった。このように本共同利用によって、残留キャリア濃度が低い試料では、概ねバックグラウンド発光が抑えられるという傾向が明らかになった。

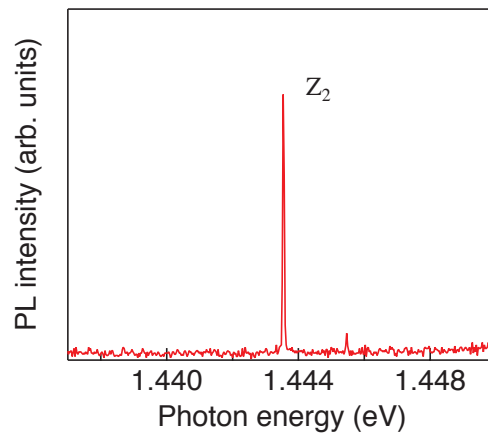


図 2 窒素原子層ドーピング GaAs 中の単一等電子トラップから得られた顕微フォトルミネッセンススペクトル

4. ま と め

量子情報技術において重要となる単一光子発生源の実現に向けて、半導体中に局所的にドーピングした窒素原子対による発光の利用を目的とした研究の一部として、本共同利用では、フーリエ変換赤外分光を用いて、赤外領域の分光反射率スペクトルを測定することによって、単一光子発生にとっての妨げとなる半導体中の残留キャリア濃度やフォノンのダンピング係数を非破壊的に評価した。また、これらの結果を試料作製条件に反映させることによって、単一光子発生の妨げとなるバックグラウンド発光がほとんどない窒素原子層ドーピング GaAs を作製することに成功した。

[1] T. Makimoto, H. Saito and N. Kobayashi, Jpn. J. Appl. Phys. 36, 1694 (1997).

研 究 課 題 名

A novel way of preparation of high quality substrate material for highly efficient solar cells

研究代表者名

Mukannan Arivanandhan

1. はじめに

Boron (B)-doped c-Si degrades under illuminations which results in a low minority carrier lifetime thereby low efficiency. Thus, it is essential to find a practical means of defect suppression to avoid the LID effect. Based on our previous experiments, Ga-doped $\text{Si}_{1-x}\text{Ge}_x$ ($0 < x < 0.1$) alloy single crystal was proposed as a novel substrate material for solar cell with high MCL thereby high efficiency and no LID effects. To study the effect of Ge on GMD suppression, the Ge composition was increased in Ga-doped $\text{Si}_{1-x}\text{Ge}_x$ crystal.

2. 研究経過

Ga-doped $\text{Si}_{1-x}\text{Ge}_x$ single crystals with $x = 0, 0.006, 0.03, 0.045$ and 0.06 were grown by Czochralski method. Where x is the initial concentration of Ge in $\text{Si}_{1-x}\text{Ge}_x$ melt. The growth conditions were optimized for all the experiments. The grown ingots were sliced as wafers and cleaned by etching process. The minority carrier lifetime of the sliced wafers were measured by surface photovoltage method. The FPD of the wafers were analysed by Secco etching process.

3. 研究成果

Bulk $\text{Si}_{1-x}\text{Ge}_x$ alloy single crystals were grown along $\langle 100 \rangle$ orientation by CZ method using Si seeds. Ge poly crystal (6 N) and Si poly crystal (9 N) were charged together into a fused-Silica crucible. Pure Ga (6N) was added directly into the molten $\text{Si}_{1-x}\text{Ge}_x$ using a quartz jig to suppress the Ga evaporation. The growth parameters such as seed rotation rate, crucible rotation rate were controlled for all the experiments. The pulling rate of the crystal decreased as the Ge composition increases in the crystal since the growth rate decreases with Ge composition. The grown crystals were sliced as wafers and chemically mirror finished by acid mixtures. To analyse the impact of Ge composition on the defect and photovoltaic properties, the selected wafers from the known positions of the each ingots were subjected to etching and lifetime analysis. It was found that the minority carrier lifetime was increased as the Ge composition increases up to $x=0.03$ and the lifetime started to decrease when the Ge composition increases beyond 0.03 . However, the results have to be re-investigated with different range of Ge compositions. On the other hand, the FPD density was decreased drastically in the beginning (when $x \leq 0.006$) and increased as the Ge composition increases in the $\text{Si}_{1-x}\text{Ge}_x$. From the results it is clear that the Ge plays an important role in the grown-in micro defect formation in dislocation free $\text{Si}_{1-x}\text{Ge}_x$ single crystals. At low Ge composition (when $x \leq 0.006$) the types of grown-in micro defects are almost the same as the growth rate of the crystals are constant (0.7 mm/min). When the Ge composition increases ($x \geq 0.006$) the growth rate of the crystals continuously changes with Ge composition. So the types of grown-in micro defects are possible to change. The FPD represents only the grown-in voids and other types of grown-in micro defects like swirl defects are not visible. So, further investigation is needed to clarify the effect of Ge on the point defect formation in $\text{Si}_{1-x}\text{Ge}_x$ single crystals.

4. ま と め

Single crystals of $\text{Si}_{1-x}\text{Ge}_x$ up to $x = 0.06$ were successfully grown by CZ method. The grown ingots were sliced as wafers and mirror finished by etching process. The results of lifetime measurements and FPD analysis show that the lifetime was increased as the Ge composition increases up to $x=0.03$ and started to decrease when $x \geq 0.03$. The FPD density was decreased drastically when $x \leq 0.006$ and increased when the x was beyond 0.006 as the growth rate of the crystal also started to decrease when $x \geq 0.006$. However, further investigation is needed to clarify the effect of Ge on the point defect formation in $\text{Si}_{1-x}\text{Ge}_x$ single crystals.

研 究 課 題 名
ZnO 基板を用いた窒化物半導体光導波路の作製

研究代表者名
東京大学・生産技術研究所・藤岡 洋

研究分担者名
東京大学・生産技術研究所・小林 篤

1. はじめに

GaN に代表される窒化物半導体を用いたフォトニック結晶や光導波路の作製が精力的に行われている。これまで、GaN 薄膜には適切な基板が存在しなかったため、ヘテロエピタキシャル成長時における高密度の結晶欠陥の導入が問題となっていたが、我々は GaN 成長用基板として ZnO を採用し、パルス励起堆積法 (PXD) による低温エピタキシャル成長技術を用いることで、高品質窒化物薄膜の作製を実現している。

しかしながら、ZnO 基板上に作製された GaN 薄膜を非線形光学、共振器 QED などに応用する場合、両材料の屈折率コントラストが小さいため、高密度の光閉じ込めが実現しないことが予想される。本研究では、この問題を解決するために、エアギャップ構造の提案と試作を行い、その効果を確認することを目的とする。

2. 研究経過

- ・パルススパッタ堆積法による ZnO 基板上へ窒化物半導体薄膜のエピタキシャル成長の実現
- ・低温結晶成長技術と無極性面 ZnO 基板を利用した窒化物半導体薄膜の厚膜コヒーレント成長の実現
- ・ZnO 基板上窒化物半導体薄膜の格子歪みと光学的異方性の関係を解明

3. 研究成果

- 1) “Dependence on composition of the optical polarization properties of m-plane $\text{In}_x\text{Ga}_{1-x}\text{N}$ commensurately grown on ZnO”
H. Tamaki, A. Kobayashi, J. Ohta, M. Oshima, and H. Fujioka
Appl. Phys. Lett. 99, 061912 (2011).
- 2) “Coherent growth of r-plane GaN films on ZnO substrates at room temperature”
A. Kobayashi, K. Ueno, J. Ohta, and H. Fujioka
Phys. Status Solidi A 208, 834 (2011).
- 3) “X-ray reciprocal space mapping study on semipolar InAlN films coherently grown on ZnO substrates”
T. Kajima, A. Kobayashi, K. Shimomoto, K. Ueno, T. Fujii, J. Ohta, H. Fujioka, and M. Oshima
Phys. Stat. Solidi RRL 5, 400 (2011).

4. ま と め

今年度は、新しい低温結晶成長技術であるパルススパッタ堆積法を用いた ZnO 基板上窒化物半導体の高品質化に取り組んだ。特に、無極性面を利用することで、理論的に予想される臨界膜厚を大きく超えてコヒーレント成長が実現することを見出した。また、コヒーレント成長した薄膜が通常の窒化物半導体薄膜とは異なる光学的異方性を有していることを実験的に見出し、理論計算によりその起源を明らかにした。今後はこれらの知見を元に、窒化物光導波路に適した光学特性を有する薄膜の作製に取り組む。

研 究 課 題 名

共振器構造を用いた波長選択 SiGe 導波路フォトディテクターの開発

研究代表者名

東京都市大学・総合研究所・ 白木 靖寛

研究分担者名

東京都市大学・総合研究所・ 徐 学俊, 坪井 俊紀, 成沢 湘, 千葉 太一, 谷口 亮介
東北大学・金属材料研究所・ 宇佐美 徳隆

1. はじめに

Silicon photonics are believed to be a promising solution for the bottleneck of signal interconnection in integrated circuits (IC). So far, silicon-based waveguides, electro-optic modulators, and multiplexers/de-multiplexers with high performances have been demonstrated. But for active photonic devices such as light emitting devices (LEDs) and photodetectors (PDs), there are still problems due to indirect band gap nature of silicon.

In this collaborated research project, we are trying to develop these active devices with Si/Ge nanostructures, due to their process compatibility with CMOS techniques and operation wavelength in the telecommunication band. Resonant cavities are then used to enhance the light emission and absorption efficiency.

2. 研究経過

(1) Material growth

We grown two types of Si/Ge nanostructures: SiGe/Si multiple quantum wells (MQWs) for PDs and Ge self-assembled quantum dots (QDs) for LEDs in the Institute for Materials Research (IMR) at Tohoku University. The started substrate was SOI wafer with 160nm-thick top silicon layer and 2 μ m-thick buried oxide (BOX) layer. For Ge QDs samples, the top silicon layer was first thinned to about 60nm through thermal oxidation and HF wet etching. We went to IMR twice in the last year to grow these samples, each time both types of materials were grown. For SiGe/Si MQWs, since we have never grown such kind of structure in IMR, we had to optimize the growth condition first. A lot of MQWs samples with different gas flow rate, growth time were tried.

(2) Material characterization

The grown samples were taken back to the Advanced Research Laboratories (ARL) at Tokyo City University and characterized. For MQW samples, the Ge composition in the SiGe layer, thickness of SiGe and Si were characterized by XRD. For Ge QDs samples, low temperature photoluminescence was performed to verify their light emission properties.

(3) Device fabrication

The proposed devices were then fabricated in ARL.

For RCE waveguide PDs, the bus waveguide-coupled microdisks with different radii were first defined by EBL and ICP-RIE dry etching. Grating couplers were then defined similarly on the input and output waveguides for light coupling. After that, selective ion implantations were performed to fabricate the P+ and N+ doping areas. After SiO₂ deposition by PECVD, contact holes were made by EBL and ICP-RIE dry etching. Al metals were evaporated and lifted-off at last to form the electrodes. For microcavity LEDs, we fabricated 2D photonic crystal nanocavities and microdisks/microrings on the grown Ge QDs samples through EBL and ICP-RIE dry etching.

(4) Device characterization

The optical performances of the RCE waveguide PDs were characterized by a waveguide transmission measurement system and their electrical properties were measured by a semiconductor parameter analyzer.

The light emission properties of Ge QD LEDs were characterized by a micro-photoluminescence system under CW laser excitation.

3. 研究成果

(1) SiGe/Si MQWs-based RCE waveguide-integrated photodetector

10-period Si_{0.5}Ge_{0.5}/Si MQWs were grown on SOI wafer. XRD profile shows that the SiGe layer is strained. Room temperature PL spectrum shows that the band gap of SiGe is around 0.8eV, indicating that the material is appropriate for photo-detection around 1.5 μ m wavelength. Resonant peak were clearly seen in the optical transmission spectrum of waveguide-coupled microdisk fabricated from this

material, verifying our design of optical structure.

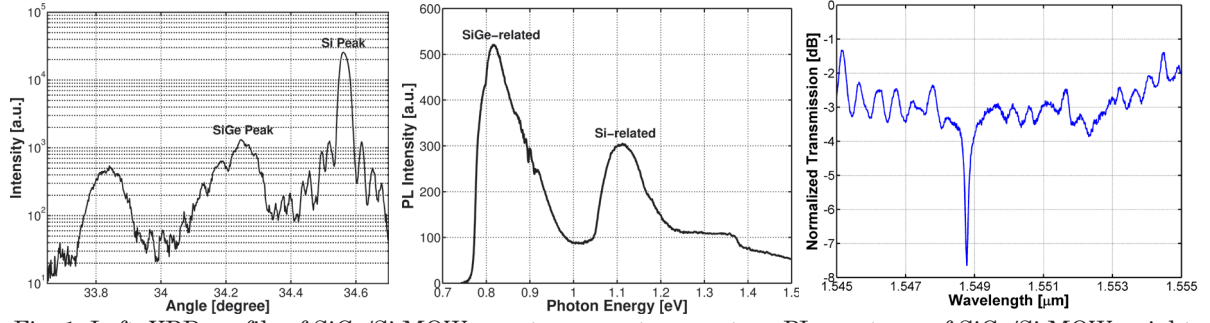


Fig. 1. Left: XRD profile of SiGe/Si MQWs; center: room temperature PL spectrum of SiGe/Si MQWs; right: optical transmission spectrum of waveguide-coupled microdisk

(2) Light emitting devices based on Ge self-assembled quantum dots embedded in optical cavities

Strong resonant PL was successfully demonstrated from photonic crystal nanocavities and microdisks/microrings under optical pumping, as shown in Fig. 2. Sharp resonant peaks with Q-factor up to 1000-4000 appeared in the PL spectra around 1.3-1.6μm wavelength.

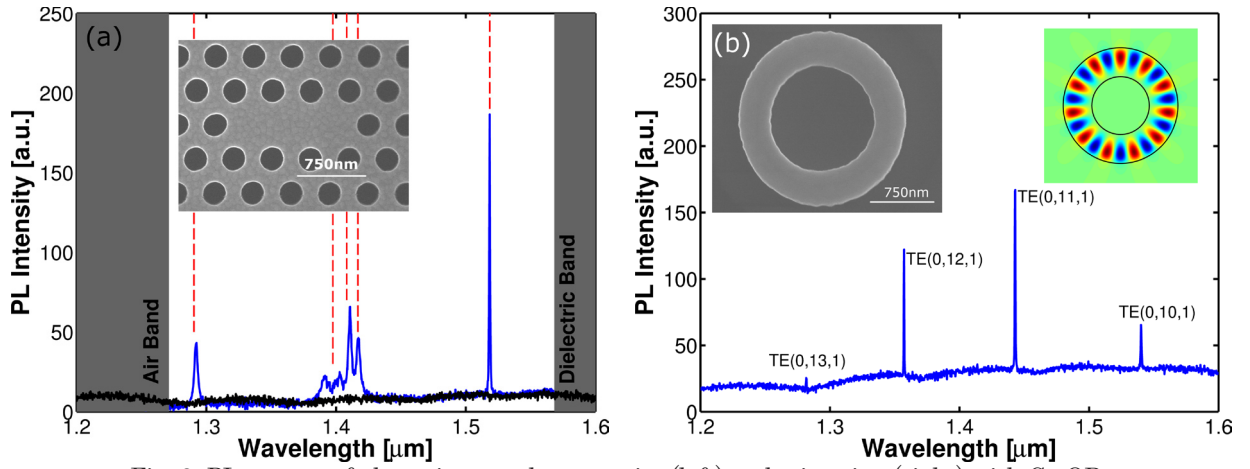


Fig. 2. PL spectra of photonic crystal nanocavity (left) and microring (right) with Ge QDs

4. まとめ

We have grown Si/Ge nanostructures, including SiGe/Si MQWs and Ge self-assembled QDs for photodetectors and light emitting devices respectively, on SOI wafer by using GS-MBE in Tohoku University. Combining with the semiconductor fabrication facilities in Tokyo City University, the optical structure of microdisk-based RCE waveguide photodetector and optical-pumped light emitting devices with photonic crystal cavities and microdisks/microrings, were successfully demonstrated.

InAsN 混晶薄膜の赤外分光測定

研究代表者名

東京大学・大学院新領域創成科学研究科・窪谷茂幸

研究分担者名

東京大学・大学院新領域創成科学研究科・尾鍋研太郎

東京大学・大学院新領域創成科学研究科・角田雅弘

1. はじめに

InAsN 混晶半導体は III-V-N 型混晶半導体の一つであり、そのバンドギャップエネルギーの組成依存性が終端物質間で低エネルギー側に大きくシフトした曲線で表される巨大バンドギャップボウイングという特徴を持つ。そのため、InAs 側から N 添加し、その N 濃度を制御することにより中赤外帯域を幅広くカバーすることができ、様々な中赤外の発光・受光デバイスの活性層や光吸収層への応用が期待されている。また、InAsN 混晶半導体は、次世代の太陽電池の一つとして注目されている InGaP/InGaAs/InGaAsN/Ge 型 4 接合太陽電池の 1eV 帯域を担う InGaAsN 混晶半導体の終端物質でもあり、InAsN 混晶半導体の物性の解明はより重要となってきた。本研究では InAsN 薄膜の赤外分光測定を行い光学的特性を調べた。

2. 研究経過

本研究では、有機金属気相成長(MOVPE)法と分子線エピタキシー(RF-MBE)法の、結晶成長機構が異なる二種類の結晶成長方法で作製した様々な N 濃度の InAsN 混晶半導体について、フーリエ変換赤外分光法を用いて透過測定、反射測定を行った。また、InAsN 混晶半導体の終端物質である立方晶 InN についても、イットリア安定化ジルコニア(YSZ)(001)基板上に RF-MBE 法により作製した立方晶 InN を用いて、同様に透過測定、反射測定を行った。

3. 研究成果

遠赤外(FIR)光学系 (50cm^{-1} から 700cm^{-1}) を用いた赤外反射スペクトルから、結晶成長方法によらず N 濃度 0~3.5% までの InAsN 混晶半導体において、明瞭な InAs の TO および LO フォノンによる赤外反射プロファイルが得られた。図 1 に RF-MBE 法により作製した半絶縁性 GaAs(001)基板上 InAsN 薄膜、MOVPE 法により作製した p 型 InAs(001)基板上 InAsN 薄膜、および参照用 p 型 InAs(001)基板の中赤外(MIR)光学系において測定した 370cm^{-1} から 700cm^{-1} までの赤外反射スペクトルを示す。p 型 InAs 基板ではこの領域では特徴的なスペクトル形状を示さない。MOVPE 法で作製した N 濃度 0.18% の InAsN 薄膜でも同様に特徴的なスペクトル形状は観察されなかった。一方、N 濃度 1.45%、2.22% の試料では 440cm^{-1} 付近に明瞭な反射形状が観察された。RF-MBE 成長した InAsN 薄膜でも同様に 440cm^{-1} 付近に明瞭な反射形状が観察された。これは、InAs 中の As と置換した N (N_{As}) に伴う局所振動モード(LVM)による反射プロファイルだと考えられる。

4. ま と め

二種類の異なる結晶成長法(MOVPE 法および RF-MBE 法)によって作製した N 濃度 0~3.5% の InAsN 薄膜および立方晶 InN の赤外分光測定を行った。成長方法によらず、InAs 中の As と置換した N (N_{As}) に伴う局所振動モード (LVM) による反射プロファイルが観察されることがわかった。

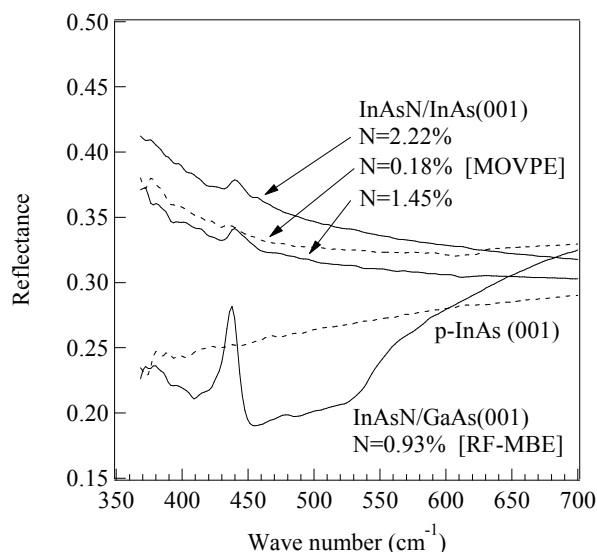


図 1. InAsN 薄膜の赤外反射スペクトル

研 究 課 題 名

新規大気圧プロセスによるシリコン融液からのマイクロ秒高速結晶成長制御に関する研究

研究代表者名

広島大学・大学院先端物質科学研究科・東 清一郎

研究分担者名

広島大学・大学院先端物質科学研究科・林 将平

1. はじめに

高効率太陽電池の開発において、資源の安定確保と発電効率の観点から、結晶シリコン系太陽電池は将来にわたり最重要であることは間違いない。また、液晶や有機 EL といったディスプレイの高機能化には、結晶シリコン膜をチャンネルに用いた薄膜トランジスタ(TFT)の高性能化が不可欠である。本研究では、高結晶性シリコン膜を形成する技術として、微小シリコン液滴を基板上に滴下することによりミリ秒時間で高品質結晶成長を実現する「シリコンマイクロ融液プロセス」および「大気圧熱プラズマジェット(TPJ)照射によるシリコン融液からの高品質結晶成長技術」に注力し、その技術基盤構築を目的とする。

本年度は高速で高結晶性シリコン膜を作製するアプローチとして、高パワー密度化したマイクロTPJ(μ -TPJ) 照射によるシリコン膜の相変化過程について調べ、アモルファスシリコン(a-Si) 膜上に形成した熔融領域を高速走査することによる大粒径シリコン結晶成長メカニズムの解明に注力した。更に新しい基板材料としてナノスケールの微細構造を持つポーラスシリコン(PS)を用い、PS 層上 a-Si 膜に μ -TPJ 照射することで Si 膜を熔融し、PS 層からのエピタキシャル成長を利用した Si 膜の面方位制御を試みた。

2. 研究経過

μ -TPJ 照射中の Si 膜の相変化過程を観察するため、光学系及び高速度カメラを試料と一体で走査し、基板裏面から直接観察を行った。その結果、Fig.1 に高速度カメラにより撮影した μ -TPJ 照射中 Si 膜(膜厚:100nm)の静止画に示すような Si 融液から結晶が成長する様子が明瞭に撮影できた。 μ -TPJ 照射により a-Si 膜はまず固相結晶化(SPC)し、その後方において楕円形の熔融領域が形成された。Si 膜は熔融することで反射率が増大するため、 μ -TPJ からの光が遮られる Fig.1 赤線内の領域が熔融領域と推測され、基板の高速走査により走査方向に伸びた楕円形の熔融領域を形成した。この熔融領域後方において横方向へ大きく結晶成長する高速横方向結晶化(HSLC)が誘起された。またこの観察結果から結晶成長は固液界面に対し常に垂直方向へ誘起される事が明らかになった。この時、熔融領域前方において SPC、熔融領域、HSLC とは明らかにコントラストの異なる領域が観察でき、第 3 の結晶化様式であることが示唆される。そこでこの領域を詳しく調査するため、膜厚を 500nm とし結晶化を行った。500nm の試料においては 100nm に対し熔融領域前方に形成される波のような周期構造がより大きな幅で形成されていることが観察できた(Fig.2)。この時、一つの波幅は 100nm では 5 μ m 以下であったが、500nm では約 66 μ m と増大した。また、熔融領域は連続的に移動しているが、波の先端部は間欠的に結晶成長が進行している事が分かった。この時、熔融領域進行速度 650mm/s に対し、波の先端部の進行速度は少なくとも 1784mm/s の非常に高速で成長していることが明らかになった。以上の結果は、この結晶成長が Si 膜の相変化に伴って生じる潜熱を要因として発現する Explosive Crystallization(EC)であることを示唆している。SPC、EC、HSLC により作製した 100nm の Si 膜のラマン散乱スペクトルを Fig.3 に示す。SPC-Si 膜は結晶化率 70%を示したが、EC 及び HSLC-Si 膜は 100%の高い結晶化率を示した。この EC-Si 膜を Secco エッチングし

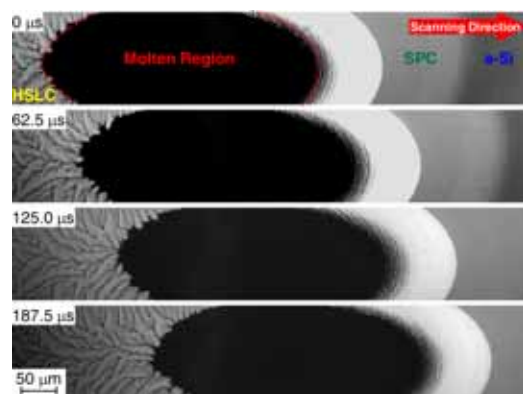


Fig.1 High-speed-camera images of 100-nm-thick Si film during μ -TPJ irradiation

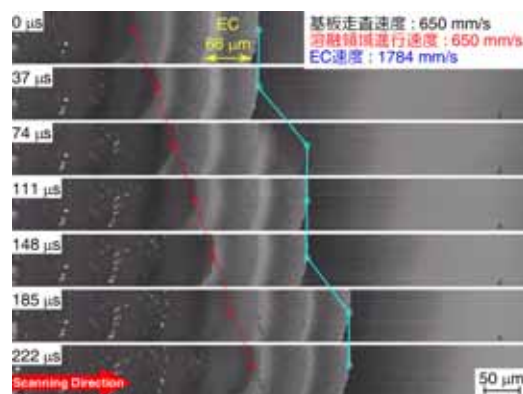


Fig.2 High-speed-camera images of 500-nm-thick Si film during μ -TPJ irradiation

走査型電子顕微鏡により観察したところ、処理領域の中央付近において走査方向に真っ直ぐ伸びた幅 $1\mu\text{m}$ x 長さ $20\mu\text{m}$ 程度の結晶形成が認められた。これらの結果から、EC-Si 膜を用いることで高性能デバイス作製が期待できる。

一方、もう一つの課題として挙げられる Si 結晶の面方位制御を、PS を基板に用いることで試みた。PS は多孔度や層厚により熱伝導率を制御可能であり、用いる Si 基板の面方位を保持する特徴を有する。また機械的に弱いため、容易に剥離し他基板への転写が可能である。p 型 Si(100)基板を 50%HF とエタノール 1 対 1 の混合溶液中において電流密度 $40\text{mA}/\text{cm}^2$ 、反応時間 5min の条件で陽極化成を行うことで PS 層を形成した。この PS 層上に a-Si 膜を 150nm 堆積し、 μ -TPJ 照射を施した。 μ -TPJ 照射後の Si 膜のラマン散乱スペクトルを Fig.4 に示す。Si 基板上に直接堆積した a-Si 膜では結晶化は認められなかったが、PS 層上 a-Si 膜では、PS 層形成に伴う熱拡散抑制により石英基板同様の明瞭な結晶 Si TO フォノンピークが観察された。これより電流密度 $40\text{mA}/\text{cm}^2$ 、陽極化成時間 5min において作製した PS 層における熱伝導率は Si 基板の熱伝導率($168\text{W}/(\text{m}\cdot\text{K})$)から 2 桁以上減少し、石英基板と同等($1.4\text{W}/(\text{m}\cdot\text{K})$)の値となっていることが示唆される。また、石英基板上 Si 膜は基板との熱膨張率の違いから応力が発生することで 4.3cm^{-1} 程度の大きなピークシフトが観察された。一方、PS 層上 Si 膜においては、基板が同じ Si であることからピークシフトは 0.4cm^{-1} 程度であり、応力の低減が示唆される。この試料における SEM 像及び EBSD パターンを示 Fig.5 に示す。石英基板上 Si 膜では熔融領域の横方向移動に特有の樹状模様が観察されるが、PS 層上では認められないことから横方向への結晶成長ではなく、基板からの結晶成長が示唆される。この時、石英基板においては非常にランダムな面方位を示したが、PS 層上 Si 膜は(100)の優先配向を示した。これらの結果は、PS 層上 a-Si 膜は μ -TPJ 照射により熔融し、PS 層からのエピタキシャル成長が誘起された事を示している。

3. 研究成果

急速熱処理による結晶化において Si 融液から結晶成長する様子を撮影することに世界で初めて成功した。また、PS 層を

基板に用いることで堆積したエピタキシャル成長により Si 膜の面方位を容易に制御可能であることが分かった。

4. まとめ

μ -TPJ 照射による a-Si の相変化過程では、SPC 後に熔融領域の高速移動によって横方向へ大粒径結晶成長が誘起される HSLC が生じる事が明らかになった。熔融領域は基板の高速走査に伴い走査方向に伸びた楕円形状を示した。この時、熔融領域前方においては相変化時に発生する潜熱に起因した EC の誘起が示唆され、熔融領域後方においては固液界面に垂直方向への成長結晶が観察された。EC により作製した Si 膜において HSLC-Si 膜と同様に結晶化率 100%の高い結晶性を示し、幅 $1\mu\text{m}$ x 長さ $20\mu\text{m}$ 程度の走査方向への長距離結晶成長が観察された。また、PS を下地層として用いることで a-Si 膜は容易に熔融結晶化し、結晶化率 100%を示した。この Si 膜の優先配向は{100}であることから、基板面方位を反映したエピタキシャル成長が誘起されたと考えられる。

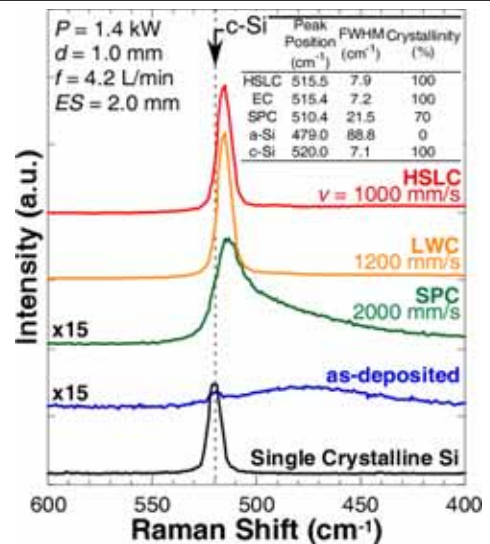


Fig.3 Raman scattering spectra of crystallized Si films by different crystallization methods.

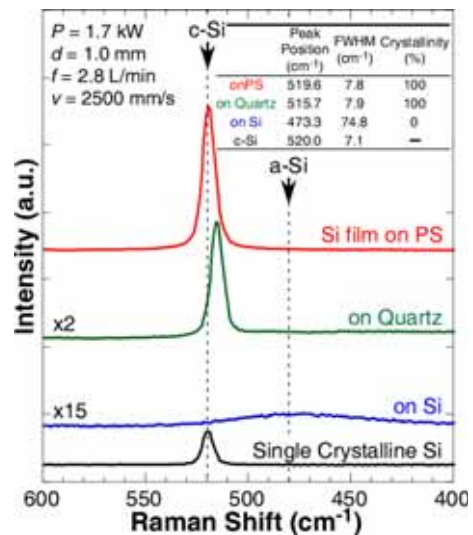


Fig.4 Raman scattering spectra of crystallized Si films by different crystallization methods.

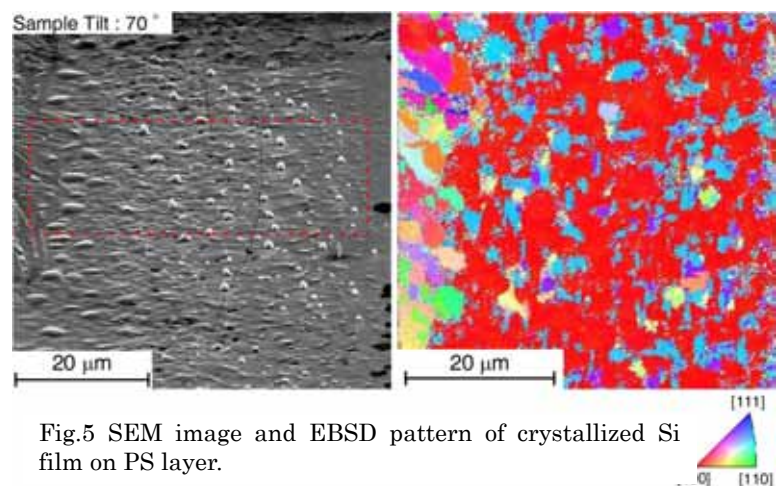


Fig.5 SEM image and EBSD pattern of crystallized Si film on PS layer.

研 究 課 題 名

加工ダメージから導入される各種欠陥の形成機構の解明

研究代表者名

(独) 物質・材料研究機構 半導体特性評価グループ 原田 博文

研究分担者名

(独) 物質・材料研究機構 半導体特性評価グループ 宮村 佳児

1. はじめに

太陽電池の Si 結晶は 50%以上が鑄造結晶であり、その高品質化は我が国の太陽電池産業のシェアを拡大する上で大きな課題である。鑄造多結晶は粒界や熱応力起因の転位密度が高く、その制御が重要課題となっている。これらの転位の制御を行なうためには、熱応力下での転位などの欠陥導入過程の解明が必要である。今回、スクラッチ掃引装置を使用して定量的に制御された加工ダメージを導入し、その加工ダメージからの 2 次欠陥の発生過程を詳細検討する。

2. 研究経過

これまでの研究で、研削加工の切り込み深さの増加に伴って加工ダメージの欠陥種と量が変化することが明らかとなっている。しかしながら、加工によって導入された 1 次欠陥とその欠陥を起源として熱応力によって誘起される 2 次欠陥とは明確に区分されておらず、その過程も明らかにされていない。本研究では、スクラッチ掃引荷重や掃引方位を制御し、1 次欠陥の種類と密度を定量的に変化させて、熱応力下で誘起される 2 次欠陥の形成メカニズムを解明する。この解明により、鑄造結晶の高温育成中の欠陥導入の制御への指針提示が期待される。

3. 研究成果

一定荷重でスクラッチ掃引した試料について、光学顕微鏡でスクラッチ部の観察を行った。スクラッチの周辺に、ダイヤモンド針で除去された Si 層が飛散しているのが確認された。また、5 g 以下の一定荷重のスクラッチ掃引では破碎層やクラック層は観察されないが、20 g 以上のスクラッチ掃引では、スクラッチ凹部の底に破碎層やクラック層が観察された。

尚、ダイヤモンド針の摩耗チェックのために、掃引実験の開始と終了時に、20 g 一定荷重でスクラッチ凹部幅をチェックしたが、変化は見られなかった。

20 g の一定荷重でスクラッチ掃引した試料について、断面 TEM の観察を行った。最表層の非平衡 a-Si 層やその下部に、転位や微小クラックが存在していることを確認した。また、スクラッチ凹部の欠陥の面内分布は、均一では無く、無欠陥領域が広く存在していることが判った。

4. ま と め

1. 光学顕微鏡での観察の結果、5 g 以下の一定荷重では、破碎層やクラック層は観察されない。20 g 以上の一定荷重では、スクラッチ凹部の底に破碎層やクラック層が観察された。破碎層やクラック層の幅は、荷重の増加と共に増加する。

2. スクラッチ掃引に伴うダイヤモンド針の摩耗は見られない。

3. 断面 TEM の観察の結果、20 g 一定荷重では、最表層の非平衡 a-Si 層やその下部に、転位や微小クラックが存在している。

4. スクラッチ凹部の欠陥の面内分布は、均一では無く、無欠陥領域が広く存在している。

今後、スクラッチ部の欠陥種と量を定量的に評価し、熱処理に伴う 2 次欠陥の導入を解明する。

研 究 課 題 名 窒化物半導体を用いたミリ波トランジスタの研究

研究代表者名
東北大学・電気通信研究所・末光哲也

1. はじめに

情報通信の大容量化・高度化に伴い、ミリ波、更にはサブミリ波帯で動作するトランジスタへの要求が高まっている。これらの周波数帯にいち早く応用されてきた III-V 化合物半導体の GaAs 系、または InP 系材料を用いた高電子移動度トランジスタ (High Electron Mobility Transistor, HEMT) は、高周波特性の実現にとっては最適な材料であるが、トランジスタの耐圧が低く、一部の応用にとって大きな課題となっている。GaN 系材料は電子の飽和速度が GaAs よりも高いため、材料特性の見地から高周波特性にとって有利である。反面、電子移動度が GaAs に比べて著しく低いいため、効果的に電子を加速させるためのデバイス構造が GaAs や InP 系 HEMT 以上に求められる。

以上の背景から、本研究では GaN 系 HEMT においてトランジスタのオフ状態耐圧(BV_{off})との積、 $f_{max} \cdot BV_{off}$ において InP 系 HEMT を上回る特性を実現することを目的とする。

2. 研究経過

研究初年度である平成 23 年度は、まず GaN 系 HEMT の作製基本プロセスを構築することを目指とした。これまで提案者が InP 系 HEMT において確立した技術の中で GaN 系材料へ適用可能なものを適用しつつ、GaN 系材料に特有なプロセスである、AlGaIn/GaN ヘテロ構造のエッチングと同ヘテロ構造への電極形成技術を確認する実験を行った。これらの実験には、金属材料研究所電子材料物性学研究部門・松岡研究室管理の装置を用いた。エッチングについては、塩素系ガスをを用いた ICP-RIE (Inductive Coupled Plasma Reactive Ion Etching)を用いて、GaN 系 HEMT の素子間分離に十分な 100nm 程度のエッチングを行うための最適条件を求めた。電極形成については、Ti/Al 金属を堆積した後、600~800℃の RTA (Rapid Thermal Annealing) を行い、接触抵抗が極小となる昇温条件を求めた。以上の結果を取り込み、一連の GaN 系 HEMT 作製プロセスを構築し、デバイス試作を行った。

3. 研究成果

まず、サファイア基板上に AlGaIn/GaN ヘテロ構造を形成した標準的な HEMT ウエハを用いて、ゲート長 $1\mu m$ の GaN 系 HEMT を作製し、最大ドレイン電流密度は 300 mA/mm, 最大相互コンダクタンスは 100 mS/mm とゲート長に相応する良好なトランジスタ特性を確認することが出来た。本構造では、ゲート電極が AlGaIn 表面にショットキー接触させた構造のため、ゲート電圧を順方向に印加した場合にゲートの漏れ電流が顕著となる問題が見られた。これを解決するため、SiCN 絶縁体薄膜をゲート電極と AlGaIn 表面の間に挟んだ MIS 構造のゲートを検討した。その結果、ゲート漏れ電流を約 5 桁低減した上に、SiCN による表面パッシベーション効果によってソース抵抗の低減も出来、結果としてドレイン電流密度や相互コンダクタンスの増加も実現することが出来た。

4. ま と め

ミリ波帯で動作可能な、高速かつ高耐圧なトランジスタを実現する、GaN 系材料を用いた高電子移動度トランジスタ (HEMT) の検討を行った。まず、金属材料研究所の松岡研究室の装置と電気通信研究所の・スピン実験施設の化合物半導体用プロセス装置を組み合わせた、GaN 系 HEMT プロセスラインを構築した。これを用いて、標準的な AlGaIn/GaN ヘテロ構造 HEMT を試作し、トランジスタ動作を確認した。更に、MIS 型ゲート構造の HEMT を作製し、ゲート漏れ電流の抑制効果と、AlGaIn 表面パッシベーション効果によるソース抵抗低減の効果を実現した。今後は、ゲート長の微細化を進めて、ミリ波周波数帯における高周波特性の追求と、耐圧評価の測定系立ち上げを行い、 $f_{max} \cdot BV_{off}$ 積を評価する予定である。